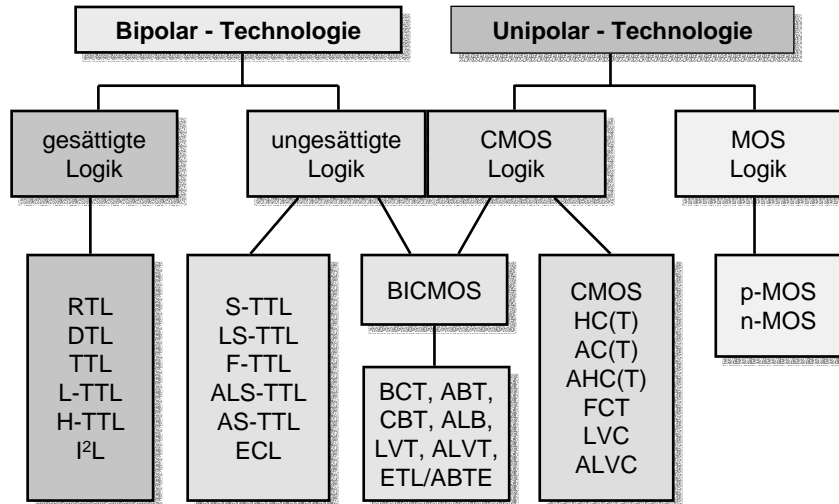


Übersicht ausgewählter Logikfamilien



Ausgewählte Widerstandsreihen

| | | | | | |
|-----|-----|-----|-----|-----|-----|
| 1,0 | 1,5 | 2,2 | 3,3 | 4,7 | 6,8 |
|-----|-----|-----|-----|-----|-----|

E6 (+/- 20%)

| | | | | | | | | | | | |
|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| 1,0 | 1,2 | 1,5 | 1,8 | 2,2 | 2,7 | 3,3 | 3,9 | 4,7 | 5,6 | 6,8 | 8,2 |
|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|

E12 (+/- 10%)

| | | | | | | | | | | | |
|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| 1,0 | 1,1 | 1,2 | 1,3 | 1,5 | 1,6 | 1,8 | 2,0 | 2,2 | 2,4 | 2,7 | 3,0 |
| 3,3 | 3,6 | 3,9 | 4,3 | 4,7 | 5,1 | 5,6 | 6,2 | 6,8 | 7,5 | 8,2 | 9,1 |

E24 (+/- 5%)

| | | | | | | | | | | | |
|------|------|------|------|------|------|------|------|------|------|------|------|
| 1,00 | 1,05 | 1,10 | 1,15 | 1,21 | 1,27 | 1,33 | 1,40 | 1,47 | 1,54 | 1,62 | 1,69 |
| 1,78 | 1,87 | 1,96 | 2,05 | 2,15 | 2,26 | 2,37 | 2,49 | 2,61 | 2,74 | 2,87 | 3,01 |
| 3,16 | 3,32 | 3,48 | 3,65 | 3,83 | 4,02 | 4,22 | 4,42 | 4,64 | 4,87 | 5,11 | 5,36 |
| 5,62 | 5,90 | 6,19 | 6,49 | 6,81 | 7,15 | 7,50 | 7,87 | 8,25 | 8,66 | 9,09 | 9,53 |

E48 (+/- 2%)

Werte für Widerstände in Ohm, kOhm, MOhm



Definition von positiver und negativer Logik

| | | | |
|---------------|--------------------|---------------|--------------------|
| $L \hat{=} 0$ | (positive Logik) | $L \hat{=} 1$ | (negative Logik) |
| $H \hat{=} 1$ | | $H \hat{=} 0$ | |

Man spricht von positiver Logik, wenn dem niedrigeren Pegel der Zustand „0“ und dem höheren Pegel der Zustand „1“ zugeordnet ist.

Die Zuordnung der binären Zustände zu den logischen Zuständen ist beliebig.

Eine übliche Zuordnung ist:

| |
|---------------------------------|
| $0 \hat{=} 0 \text{ V (Masse)}$ |
| $1 \hat{=} +5 \text{ V}$ |

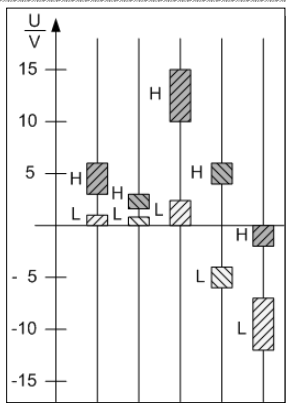
Bei negativer Logik wird dem niedrigeren Pegel der Zustand „1“ und dem höheren Pegel der Zustand „0“ zugeordnet.

Beim Übergang von positiver zu negativer Logik und umgekehrt ändert eine Verknüpfungsschaltung ihre Verknüpfungseigenschaft.



Pegel-Definitionen

Welche logische Verknüpfung eine Schaltung erzeugt, kann erst gesagt werden, wenn die Pegel L und H den logischen Zuständen „0“ und „1“ zugeordnet worden sind.



H = High = hoher Pegel

Pegel, der näher bei plus Unendlich (+ ∞) liegt.

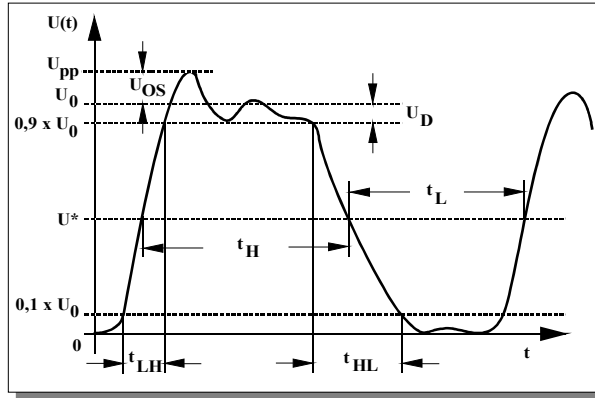
L = Low = niedriger Pegel

Pegel, der näher bei minus Unendlich (- ∞) liegt.

Die Angaben L und H sind keine logischen Zustände, sondern binäre Pegelangaben. Sie beschreiben die elektrische Arbeitsweise einer Schaltung.



Definition der Impulskenngrößen



| | |
|---------------|-----------------|
| Impulsdauer | t_H |
| Impulspause | t_L |
| Periodendauer | $T = t_L + t_H$ |

| | |
|----------------|-------------|
| Frequenz | $f = 1/T$ |
| Tastverhältnis | $k = t_H/T$ |

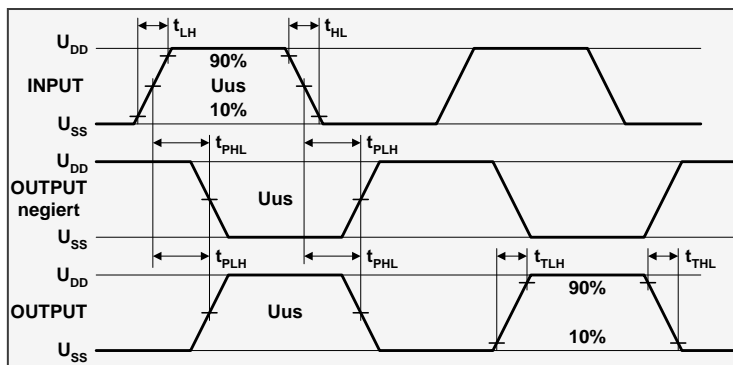
| | |
|--------------|-----------------|
| Anstiegszeit | $t_{LH}, (t_r)$ |
| Abfallzeit | $t_{HL}, (t_f)$ |

| | |
|------------------|----------|
| Sollspannung | U_0 |
| Spitzenspannung | U_{pp} |
| Umschaltspannung | U^* |

| | |
|---------------|------------|
| Dachabfall | U_D/U |
| Überschwingen | U_{OS}/U |



Definition der Impulszeiten



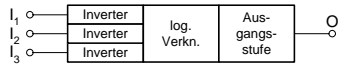
| | |
|--|-------------------|
| Definition der Flankenzeiten (zwischen 10% und 90%) | |
| Anstiegszeit | $t_{LH}; t_{TLH}$ |
| Abfallzeit | $t_{HL}; t_{THL}$ |

| | |
|--|-----------|
| Definition der Verzögerungszeiten (von U_{US} zu U_{US}) | |
| Bezogen auf Vorderflanke | t_{PLH} |
| Bezogen auf Rückflanke | t_{PHL} |

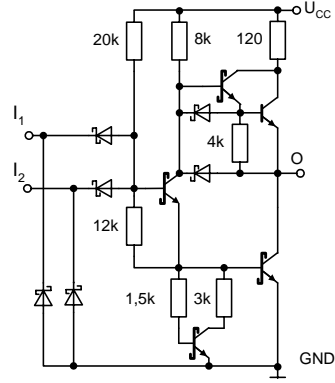
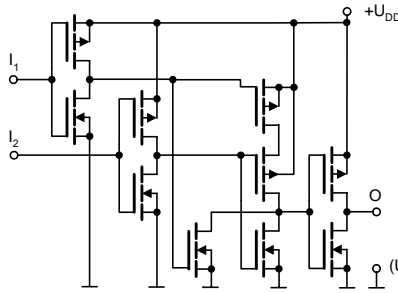
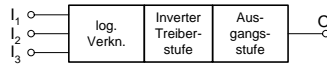


Grundstruktur digitaler Gatter

Log. Verkn. in der Mitte



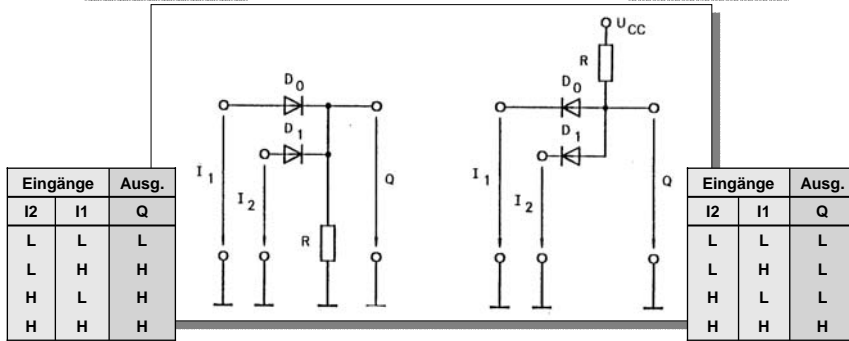
Log. Verkn. am Eingang



Diodenverknüpfungen

ODER-Schaltung für positive Logik

UND-Schaltung für positive Logik



Eine Schaltung, die bei positiver Logik eine NAND-Verknüpfung erzeugt, erzeugt bei negativer Logik eine NOR-Verknüpfung.

