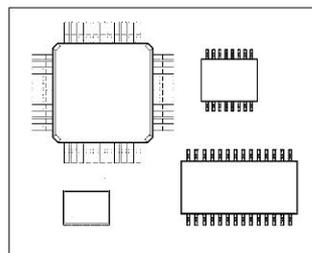


- Früher: Für jede Aufgabe auf dem Motherboard gab es extra Schaltkreise (z.B. Tastaturcontroller, Uhrenbaustein, Speichercontroller, Programmable Interrupt Controller u.s.w.)
- 1988 erster Ansatz von Intel zur Integration der Einzelchips (**SoC**)
- Heute: alle Funktionen sind auf hoch integrierten Chips vereinigt
- Grund: Kostensenkung, Platzersparnisse, kürze Laufzeiten, ...
- Weiterentwicklung durch Intel in **Bridge** und **Hub Architektur**
- AMD geht neue Wege und verlegt wichtige Northbridge Funktionen in die CPU → NUMA Architektur (Non-Uniform Memory Access)
- SIS vereint North- und Southbridge zu einem Chip
- Mittlerweile hat sich die Bridge Architektur durchgesetzt, da neue Features gut integriert werden können



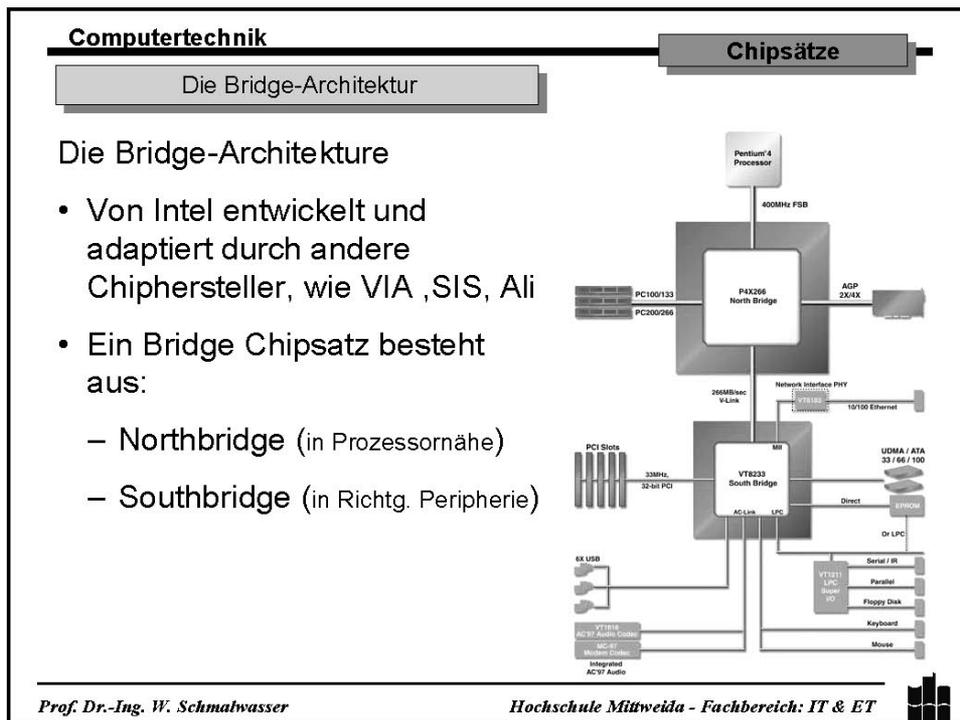
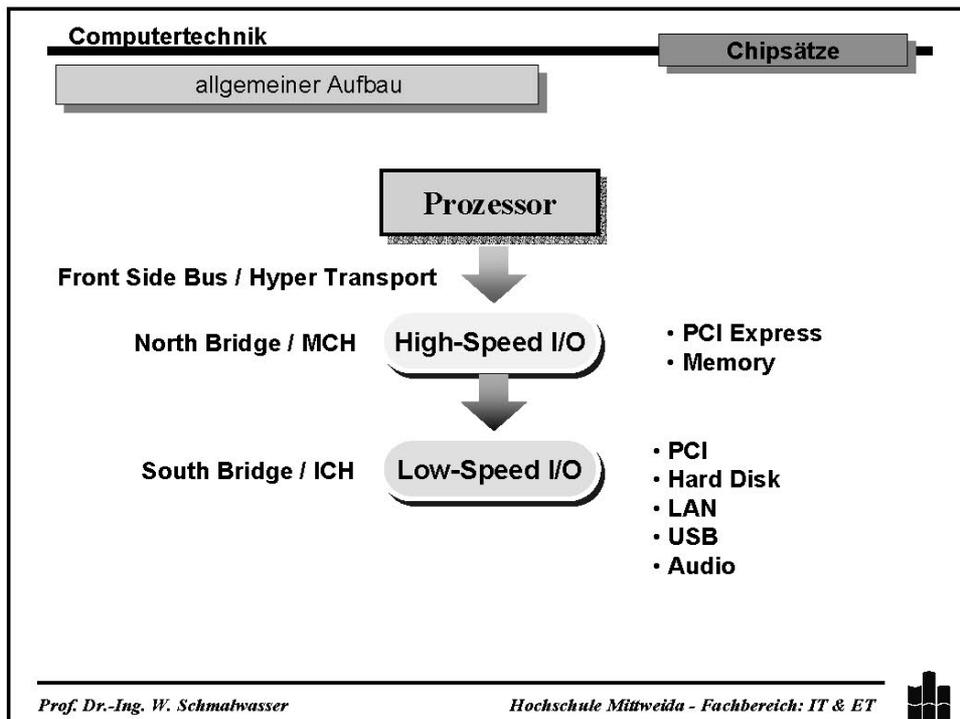
- Die Idee von **SoC** ist, möglichst viele Funktionen in einen Chip zu integrieren.
- Obwohl die Entwicklung solcher Chips sehr aufwendig und riskant ist, können mit steigender Stückzahl enorme Kosten eingespart werden.
- Zudem wird die Produktion dank der geringeren Anzahl von Bauteilen vereinfacht.

Platine mit einzelnen Komponenten



- Vorteile:
 - geringe Abmessungen
 - kurze Signallaufzeiten
 - gutes EMV-Verhalten
 - einfache Anwendung für den Benutzer
 - schnelle Entwicklungszeit für den Anwender von SoC

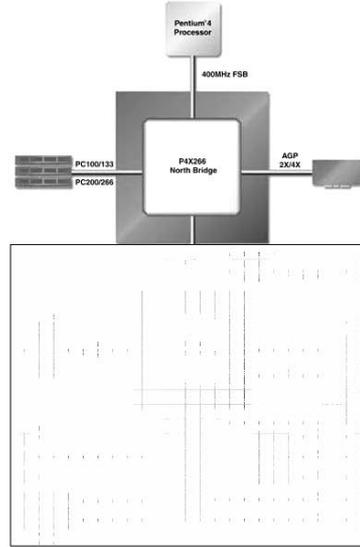




Bridge-Architektur – die Northbridge

Hauptaufgabe der Northbridge:

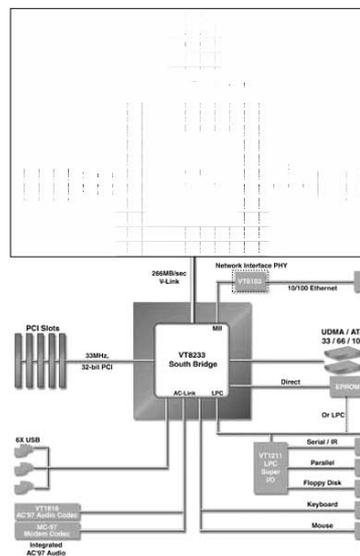
- Anbindung der CPU an das System
- Realisierung einer schnellen Verbindung zwischen AGP, RAM und Prozessor
- Generierung des PCI-Bus über die PCI-Host-Bridge
- Anbindung der Northbridge über den PCI- Bus (verhält sich wie ein PCI Gerät)



Bridge-Architektur – die Southbridge

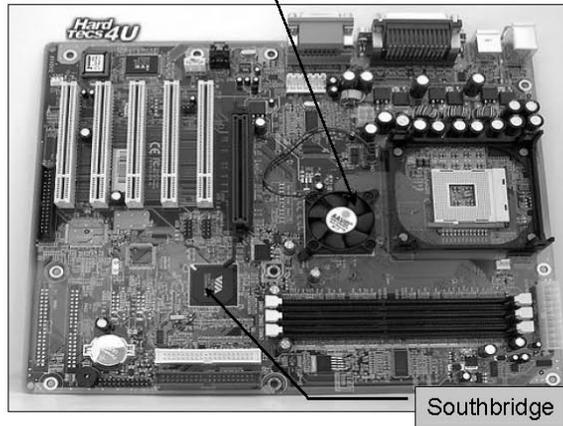
Hauptaufgaben der Southbridge:

- Integration von Schnittstellen (Super Input/Output Controller)
- Beinhaltet:
 - System Management Bus
 - RTC (Real Time Clock)
 - CMOS (nichtflüchtiger BIOS-Bestandteil)
 - (A)PIC (Advanced Programmable Interrupt Controller)
 - APM (Advanced Power Management)
 - ACPI (Advanced Configuration and Power Management Interface)
 - PCI-to-ISA Bridge
 - Hardwaremonitoring



Die Bridge-Architektur

Northbridge



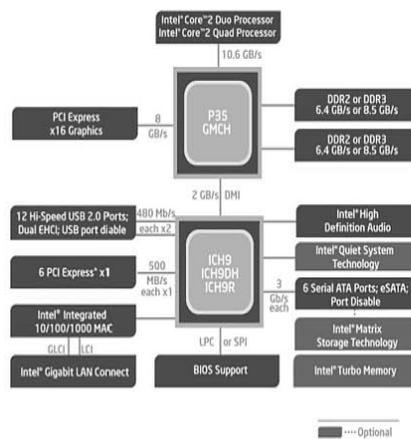
Southbridge

Typisches Bordlayout mit Bridge-Architektur am Beispiel: Shuttle Spacewalker AV40 [VIA P4X266]



Die Hub-Architektur

- Seit Einführung der i8xx Chipsätze verfolgt Intel die Hubarchitektur um die Komponenten via Hubs in einer Sternstruktur anzuordnen
- Jeder einzelne Hub ist mit den anderen nicht über den PCI Bus sondern über ein „Hub Link Interface“ verbunden
- Vorteil: erhöhter Datendurchsatz

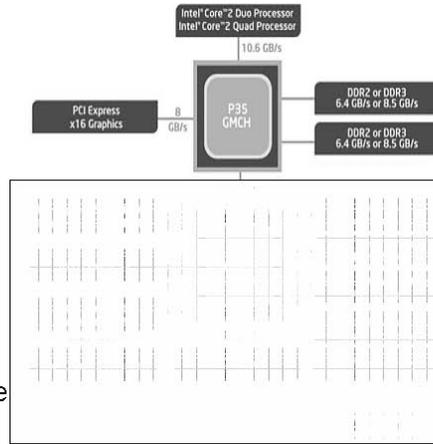


Hub-Architektur – der MCH

MCH (Memory Controller Hub)

entspricht der ehemaligen North-bridge mit 2 wichtigen Veränderungen:

- Der PCI Arbitrator befindet sich im ICH → der Datentransfer zwischen PCI-Karten und CPU oder zwischen PCIe-Karte und Hauptspeicher erfolgt nur noch über das Hub-Link-Interface
- Integration der Grafik im MCH bei i810 - (GMCH)

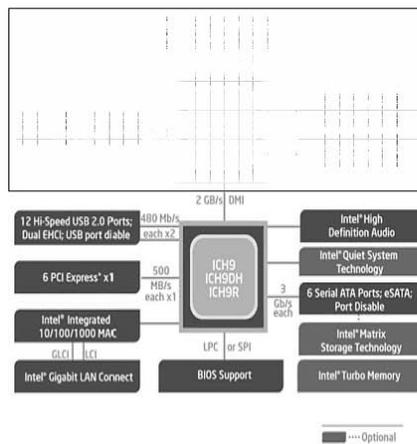


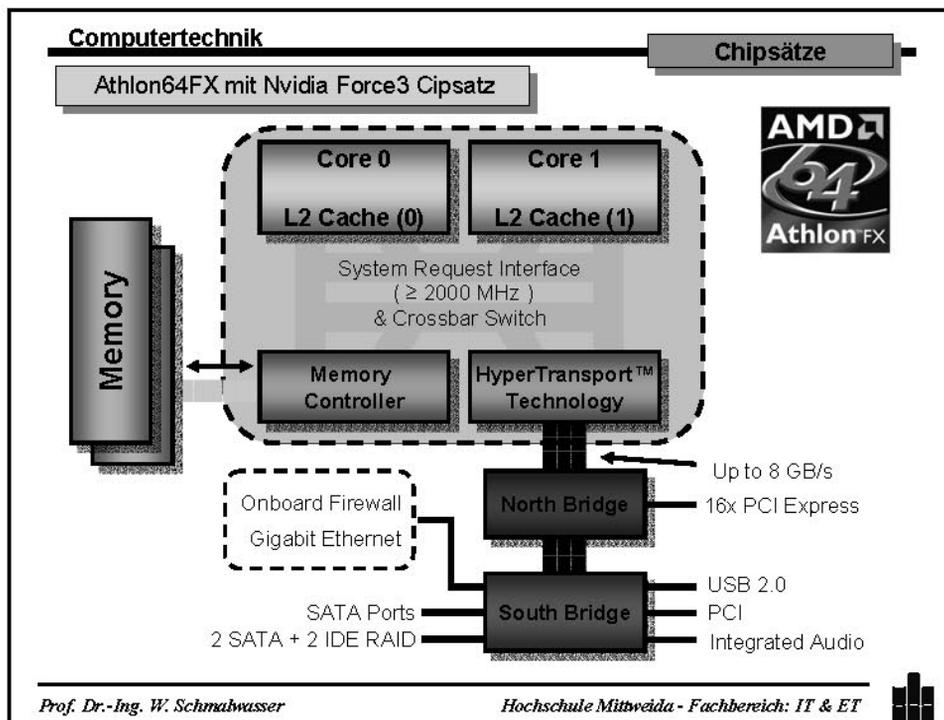
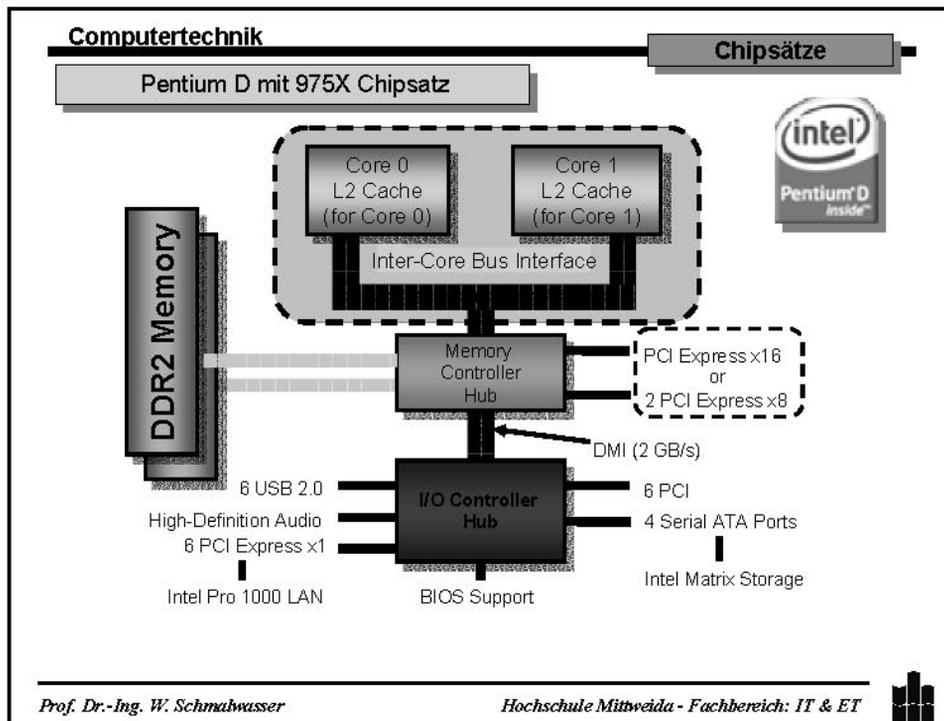
Hub-Architektur – der ICH

ICH (Input Output Controller Hub) entspricht in etwa der Southbridge, enthält PCI-Arbitrator

• **Komponenten:**

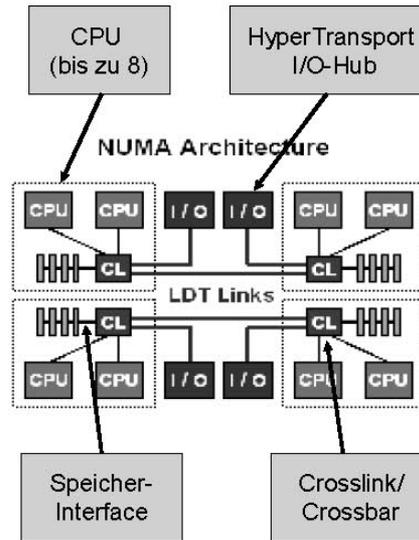
- **FWH** (Firmware Hub)
- **MTH** (Memory Translation Hub) für Einsatz von SD-RAM
- **MRH** (Memory Repeater Hub)
- Lan, USB, ATA, PCI Slots
- für externe ISA Endgeräte muss eine PCI to ISA Bridge verwendet werden, da diese Funktion nicht mehr im ICH integriert ist





Die Numa-Architektur

- Im Prozessor sitzt ein Crossbar, an den der Prozessor-Kern, das Speicher-Interface und drei HyperTransport-Links mit je 6,4 GByte/s Bandbreite angeschlossen sind
- HyperTransport: bis zu acht Prozessoren ohne weitere Kommunikations-Chips können direkt miteinander kommunizieren
- Jede CPU hat seinen eigenen Speicher, zwischen denen Daten über Hypertransport ausgetauscht werden können.
- Prozessor-Bus (FSB) und Northbridge entfallen.
- Anbindung von AGP und Southbridge durch s.g. "HyperTransport I/O-Hub"



Single Chip (SiS)

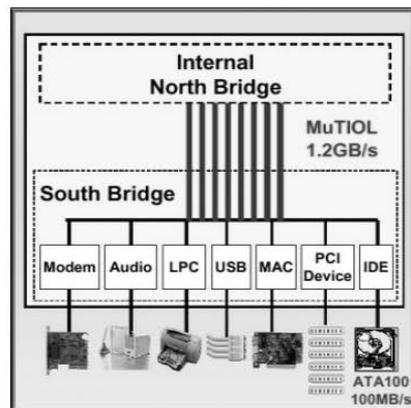
- Northbridge und Southbridge in einem Chip (intern) zusammengefasst

Vorteil:

- preiswert
- Schnellere Verbindung zwischen North und Southbridge möglich

Nachteil:

- Ein nachträgliches Upgraden des Systems ist oftmals nicht möglich



Der SIS 745 Chipsatz

